SRF-PLL环内应用二阶广义积分器的不平衡电压锁相方法

谢门喜　朱灿焰　杨　勇

（苏州大学智能结构与系统研究所　苏州　215131）



谢门喜　男　1984年生，硕士，研究方向为并网同步技术。



朱灿焰　男　1962年生，教授，从事信号处理方面的教学与科研工作。

摘要： 并网型电力电子变流设备需要精确实时检测电网电压的相位以实现同步。同步旋转变换锁相方法，若三相电网电压不平衡，经 Park 变换后，d 轴、q 轴分量存在二倍频扰动，引起相位偏差信息不准确，导致正序分量相位检测值存在稳态误差。本文分析了二阶广义积分器的带通特性、参数选取原则及数字化实现方式，将其应用于锁相环内进行二倍频检波，通过去耦间接分离出鉴相器中的直流分量，同时衰减其他高次谐波成分。此外，综合系统的动态性和抗扰性，给出了 s 域下基于二阶最优的环路滤波器参数设计流程。Matlab/Simulink 数字仿真结果表明，电网电压不平衡时，相位检测稳态误差为零。最后，实验平台采用 TMS320F28335 控制器实现算法，测试波形验证了该方法的实际可行性。

关键词： 锁相环　不平衡电压　二阶广义积分器　检波　数字信号处理器

中图分类号： TM764

SRF-PLL with In-Loop Second Order Generalized Integrator for Unbalanced Three-Phase Systems

Xie Menxi　Zhu Canyan　Yang yong

(Institute of Intelligent Structure and Systems Soochow University Suzhou　215131　China)

Abstract: It is vital to track voltage phase to synchronization control for grid connected power converters. As three-phase grid voltages are unbalanced, the d-axis and q-axis voltage contains disturbances oscillating at frequency of double fundamental. It gives rise to ripple in Phase Detector of Synchronous Reference Frame Phase-Locked Loop (SRF-PLL) and leads positive sequence detected phase angle steady state error. This paper addresses the performance of Second Order Generalized Integrator（SIGO）, which is a band-pass filter that can be used in-loop of SRF-PLL to separate the dc terms and attenuate the other high order frequency components. The digital implementation of SIGO has been given in detail. In addition, by making tradeoff dynamic and disturb of the integrated system, the loop filter parameters design process under s domain based on symmetrical optimum method is given. The simulation has been carried out by Matlab/Simulink, and test results show that the steady error of detected positive sequence phase angle under unbalanced inputs is zero. Experimental results with TMS320F28335 verify the practicability of the idea.

Keywords: Phase-locked loop, unbalanced voltages, SIGO, detector, digital signal processor

国家自然科学青年基金资助项目（51407124）。

1 引言

电网电压相位实时检测是一项基本的技术，高精度、快速的锁相同步环节对并网型电力设备控制有重要的应用影响[1]。同步旋转坐标系下锁相环（Synchronous Reference Frame Phase-Locked Loop，SRF-PLL）是一种实用方案[2-4]，其结构包括三个部分，鉴相器将三相电压信号利用 Park 变换检测相位偏差，环路滤波 PI 调节器滤除相位偏差中的高频成分，积分型振荡器利用偏差稳态量计算相位信息，通过不断的闭环调整，直到偏差为恒定值，输出信号实时跟踪输入信号。当三相电网电压处于对称平衡状态时，鉴相器输出为直流成分，准确反映了相位偏差信息，通过设计 SRF-PLL 中的环路滤波器参数，使 PLL 为高带宽系统，获得足够稳态精度和较快的动态响应。实际电网系统，由于负载不对称及其动态性，经常出现电压不平衡状态，此时 SRF-PLL 锁相同步环节追踪正序分量相位，存在稳态误差。

为消除这一稳态误差，适当降低 PLL 系统的带宽，增强其抗扰性能，代价是系统动态响应会受到影响。另一种方案是在 SRF-PLL 环内或者环外应用各种类型的滤波器，通过附加滤波来获得准确的相角偏差信息，降低甚至消除稳态误差[5]。针对电压不平衡，本文介绍了一种利用二阶广义积分器（SOGI）进行 SRF-PLL 环路内滤波方案，首先分析了电压不平衡时鉴相器输出信号特征，对 SOGI 的带通特性及其数字化实现做了详细的讨论，数字仿真结果表明，SOGI 对不平衡电压的锁相效果有良好的改善作用，同时适应一定程度的谐波污染情况。最后，基于 TMS320F28335 控制器的实验平台实现了该方法，测试波形验证了其良好性能。

2 SRF-PLL 不平衡电压鉴相器输出信号特征

忽略零序分量，不平衡的三相电压，可表达为

$$\begin{pmatrix} v_a(t) \\ v_b(t) \\ v_c(t) \end{pmatrix} = \begin{pmatrix} V^+\cos(\omega t+\varphi^+)+V^-\cos(\omega t+\varphi^-) \\ V^+\cos(\omega t+\varphi^+-\frac{2\pi}{3})+V^-\cos(\omega t+\varphi^-+\frac{2\pi}{3}) \\ V^+\cos(\omega t+\varphi^++\frac{2\pi}{3})+V^-\cos(\omega t+\varphi^--\frac{2\pi}{3}) \end{pmatrix} \tag{1}$$

式中，V^+ 为正序分量的最大值；V^- 为负序分量的最大值；φ^+、φ^- 为初相位；$\omega = 2\pi\times 50\text{rad/s}$ 为基波角频率。

对式（1）应用 Clark 变换

$$\begin{aligned}\begin{pmatrix} v_\alpha(t) \\ v_\beta(t) \end{pmatrix} &= \frac{2}{3}\begin{pmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{pmatrix}\begin{pmatrix} v_a(t) \\ v_b(t) \\ v_c(t) \end{pmatrix} \\ &= \begin{pmatrix} v_\alpha^+(t) \\ v_\beta^+(t) \end{pmatrix} + \begin{pmatrix} v_\alpha^-(t) \\ v_\beta^-(t) \end{pmatrix} \\ &= V^+\begin{pmatrix} \cos(\omega t+\varphi^+) \\ \sin(\omega t+\varphi^+) \end{pmatrix} + V^-\begin{pmatrix} \cos(\omega t+\varphi^+) \\ -\sin(\omega t+\varphi^+) \end{pmatrix}\end{aligned} \tag{2}$$

对式（2）应用 Park 变换

$$\begin{aligned}\begin{pmatrix} v_d(t) \\ v_q(t) \end{pmatrix} &= \begin{pmatrix} \cos\hat{\theta} & \sin\hat{\theta} \\ -\sin\hat{\theta} & \cos\hat{\theta} \end{pmatrix}\begin{pmatrix} v_\alpha(t) \\ v_\beta(t) \end{pmatrix} = \begin{pmatrix} v_d^+(t) \\ v_q^+(t) \end{pmatrix} + \begin{pmatrix} v_d^-(t) \\ v_q^-(t) \end{pmatrix} \\ &= \begin{pmatrix} V^+\cos[(\omega-\hat{\omega})t+(\varphi^+-\hat{\varphi}^+)] \\ V^+\sin[(\omega-\hat{\omega})t+(\varphi^+-\hat{\varphi}^+)] \end{pmatrix} + \\ &\quad \begin{pmatrix} V^-\cos[(\omega+\hat{\omega})t+(\varphi^-+\hat{\varphi}^+)] \\ -V^-\sin[(\omega+\hat{\omega})t+(\varphi^-+\hat{\varphi}^+)] \end{pmatrix}\end{aligned} \tag{3}$$

式中，$\hat{\theta}$为正序分量中 a 相电压相位的检测值

$$\hat{\theta} = \hat{\omega}t + \hat{\varphi}^+ \tag{4}$$

若$\omega = \hat{\omega}$，$\varphi^+ \approx \hat{\varphi}^+$，则

$$\begin{aligned}\begin{pmatrix} v_d(t) \\ v_q(t) \end{pmatrix} &= \begin{pmatrix} V^+\cos 0 \\ V^+\sin(\theta-\hat{\theta}) \end{pmatrix} + \begin{pmatrix} V^-\cos[2\omega t+(\varphi^-+\hat{\varphi}^+)] \\ -V^-\sin[2\omega t+(\varphi^-+\hat{\varphi}^+)] \end{pmatrix} \\ &\approx \begin{pmatrix} V^+ \\ V^+(\theta-\hat{\theta}) \end{pmatrix} + \begin{pmatrix} V^-\cos[2\omega t+(\varphi^-+\hat{\varphi}^+)] \\ -V^-\sin[2\omega t+(\varphi^-+\hat{\varphi}^+)] \end{pmatrix} \\ &= \begin{pmatrix} v_{ddc} \\ v_{qdc} \end{pmatrix} + \begin{pmatrix} v_{d2} \\ v_{q2} \end{pmatrix}\end{aligned} \tag{5}$$

式（5）表明，在 dq 系下，直流分量 v_{qdc} 表征正序分量的相位偏差信息，幅度与 V^+ 相关；二倍频扰动 $\{v_{d2}$、$v_{q2}\}$ 表征原负序分量，其幅度与 V^- 相关。为适应电压不平衡，利用 SRF-PLL 方法准确检测到正序分量相位，需对鉴相信号 v_q 滤除二倍频扰动分量 v_{q2}，只保留直流分量 v_{qdc}。

3 二阶广义积分器

文献 [6] 提出了基于二阶广义积分（Second Order Generalized Integrator）的正交信号发生器，其结构如图 1 所示，输入信号 v 与输出信号 v' 相减，乘以系数 k，两步广义积分器进行内环反馈实现正交信号产生。

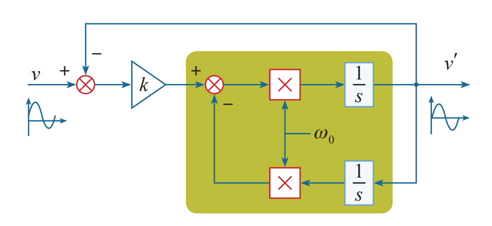


图 1　二阶广义积分器

Fig.1　Second order generalized integrator filter

SOGI 输入与输出的关系

$$H(s)=\frac{v'(s)}{v(s)}=\frac{k\omega_0 s}{s^2+k\omega_0 s+\omega_0^2} \tag{6}$$

当 $\omega_0=2\times2\pi\times50\text{Hz}=628\text{rad/s}$，$k=\{0.3,1,3\}$ 时，式（6）频率响应如图 2 所示，在频点 ω_0 处呈现带通特性，没有时延，而对直流分量完全阻隔。k 值越小，通频带越小，对其他频率分量的衰减越大，选通性能越强。

SOGI 存在 2 个积分器，数字化实现采用后向欧拉方法 [7]，结构如图 3 所示，差分方程见式（7）～式（9），只需乘法和加法，运算量很小。

$$e(n)=v(n)-v'(n-1) \tag{7}$$

$$v'(n)=v'(n-1)+\omega_o T_s\{ke(n)-qv'(n-1)\} \tag{8}$$

$$qv'(n)=qv'(n-1)+\omega_o T_s v'(n) \tag{9}$$

在 SRF-PLL 环路内配置两个带通 SOGI，在 dq

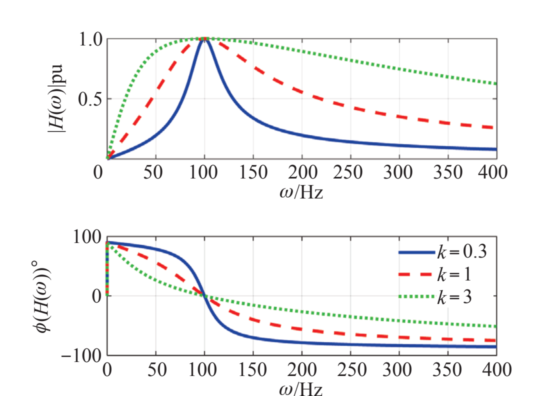


图 2　不同 k 值时 $H(s)$ 的频率响应

Fig.2　Frequency response of $H(s)$ at different value of k

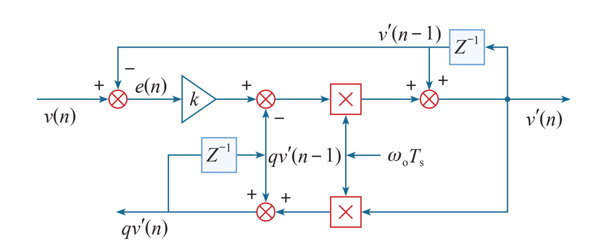


图 3　二阶广义积分器数字化实现

Fig.3　SOGI digital implementation

系下进行检波，通过做差消去二次分量，只让直流成分进入后续模块，如图 4 所示。为使 SOGI 对除去 ω_0 的频率成分及直流分量具备强的衰减能力，适应一定程度的谐波污染状况，k 值应尽可能小，本文取 $k=0.3$。此外，V^+ 对 PLL 系统动态性能有影响，此处进行了标幺化取模运算予以消除。

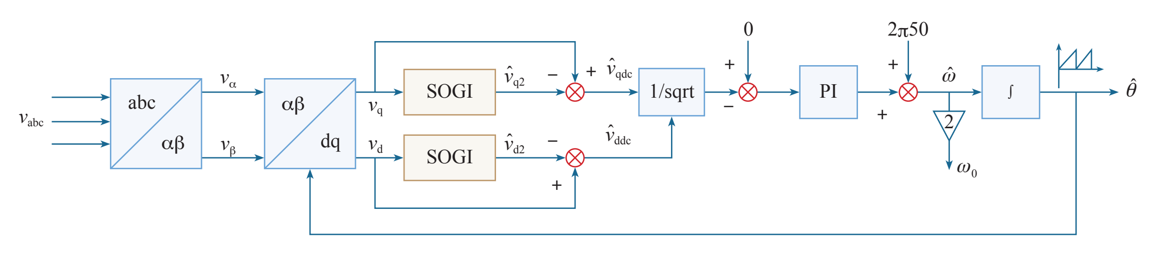


图 4　环内二阶广义积分滤波同步旋转锁相框图

Fig.4　Block diagram of SFR-PLL with in-loop SOGI

4　环路滤波器参数设计

考虑 SOGI 将鉴相器中的相位偏差直流成分完全分离出来，SRF-PLL 近似线性化模型如图 5 所示，环路滤波器采用 PI 调节器形式

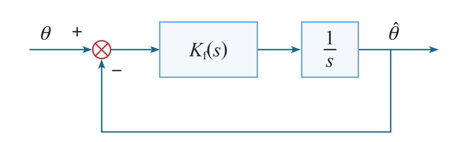


图 5　控制模型

Fig.5　Control model

$$K_f(s)=k_p+\frac{k_i}{s} \tag{10}$$

式中，k_p 和 k_i 分别为比例增益和积分增益。

图 5 开环传递函数为

$$G_{ol}(s)=\left(k_p+\frac{k_i}{s}\right)\frac{1}{s}=\frac{(k_p s+k_i)}{s^2} \tag{11}$$

相应的闭环传递函数为

$$G_{cl}(s)=\frac{G_{ol}(s)}{1+G_{ol}(s)}=\frac{k_p s+k_i}{s^2+k_p s+k_i} \tag{12}$$

式（12）是一个典型闭环二阶系统，其标准形式为

$$\begin{cases} k_p=2\zeta\omega_n \\ k_i=\omega_n^2 \end{cases} \tag{13}$$

对于上述闭环二阶传递函数，参数设计要考虑快速动态响应和良好稳态特性做出折中，二阶最佳取阻尼比 $\zeta=0.707$，此时带宽 $\omega_b\approx 2.1\omega_n$。当 ζ 确定后，无阻尼振荡频率 ω_n 越大，带宽越大，响应速度越快，但较大的 ω_n 会将误差也随之放大影响过渡过程 [8]。

5　数字仿真

为了验证前文论述的有效性，对图 4 的系统建立 Matlab/Simulink 仿真模型进行数字仿真，仿真参数见下表。图 6 给出了不平衡情况下的仿真结果，从上至下波形依次为三相电压 v_{abc}，v_{dq}，v_{dqdc}，频率检测值 $\hat{f}(\hat{\omega}/2\pi)$，相位检测值 $\hat{\theta}$，检测偏差 $(\theta-\hat{\theta})$。初始状态三相电压平衡，系统经过约 1 个工频周期进入稳态，此时 $v_{\alpha\beta}^{+}=1$pu，$\hat{f}=50$Hz，$(\theta-\hat{\theta})=0$。在 0.05s 时刻，v_a 突增至 1.2pu，v_c 突降为 0，此时，v_{dq} 出现二倍频扰动，经 SOGI 滤波后，只剩余直流分量。同时，$\hat{f}$ 出现波动，为了对比，$(\theta-\hat{\theta})$ 波形中，虚线为没有 SOGI 时 SRF-PLL 的响应，可以看出，稳态误差从 −8° ~ +5° 降至零。在 0.15s 时刻，v_a 突降至 0.8pu，v_c 恢复至 0.8pu，不对称程度减弱，扰动分量幅度减小，稳态误差进一步降低至 0，过渡过程耗时约 3 个工频周期。

表　仿真参数

Tab.　Simulation parameters

k	ω_0	ω_n	ς
0.3	2π50×2	2π15	$\sqrt{2}/2$
T_s	ω_b	k_p	k_i
0.0001s	2π31.5	133.2865	8882.6439

图 7 给出了谐波污染情况下的仿真结果，0.1s 时刻，v_{abc} 加入 3 次、5 次、7 次谐波，幅值分别为 0.3pu、0.2pu、0.1pu（为模拟不对称状况，a 相中的 5 次谐波幅值为 0.6pu），SOGI 虽不能完全消除高次谐波的影响，但衰减作用显著，相位检测值稳态误差从 ±6° 降低至 ±1.5°。

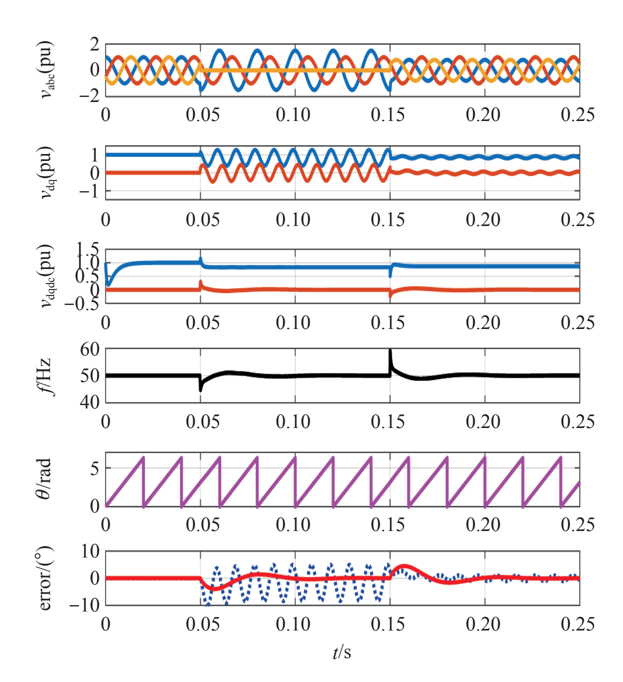


图 6　不平衡仿真结果

Fig.6　Simulation results under unbalanced input

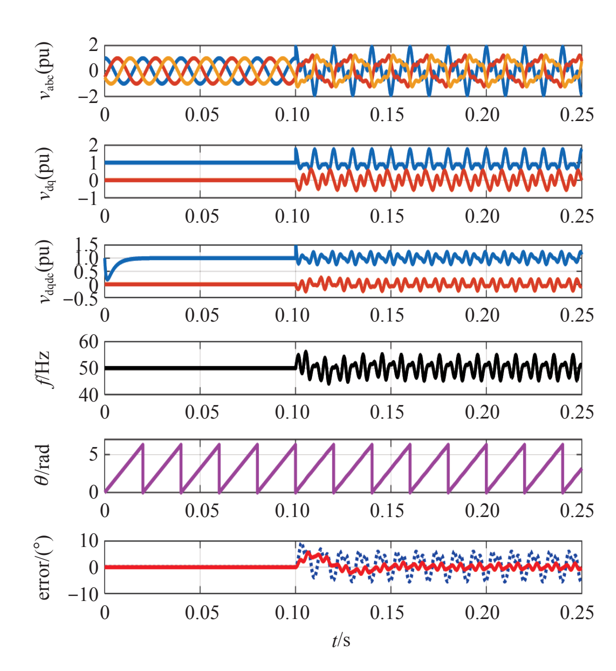


图 7　谐波污染仿真结果

Fig.7　Simulation results under distorted input

文献 [9] 在 dq 系下利用陷波器滤除二倍频扰动，分离直流鉴相成分，同样能够在三相电压不平衡情况下获得零稳态相角检测误差。比较而言，陷波滤波器只在陷波频点具有强衰减作用，而对其余频率成分基本无衰减作用。若电网电压包含谐波，v_q 包含其余高次谐波扰动成分，导致相角检测值存

在较大的稳态误差。图 2 表明 SOGI 对高次谐波兼有衰减作用，带来的好处是：当三相电压包含谐波时，同样带宽条件下，本文的方案具有更小的稳态检测误差。图 8 给出了仿真对比结果，输入电压与图 6 和图 7 相同，不平衡情况下，两种方案均能获得零稳态误差，谐波污染情况下，本文的方案稳态误差为 ±1°，而陷波滤波器方案为 ±2°。

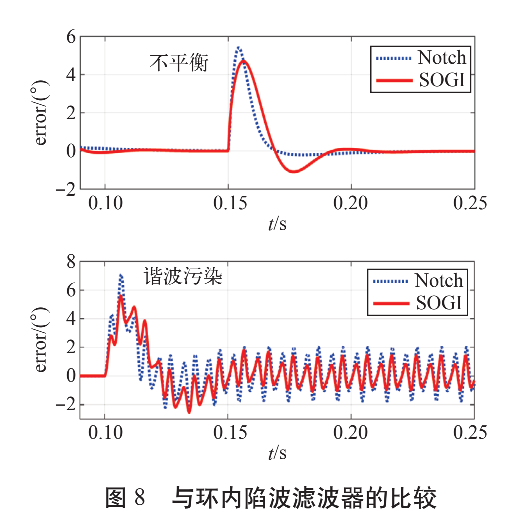


图 8 与环内陷波滤波器的比较

Fig.8 Compare with in-loop Notch filter

6 实验结果

为了验证可行性，以 TI 公司浮点型 DSP TMS 320F28335 为核心，在 CCS 开发环境下，采用 C 语言编写了相应的程序来实现图 4 的算法。信号发生器内部产生模拟电网电压，经调理后送入 DSP 的 12 位 AD 模块进行转换，通用定时器产生频率为 10kHz 的脉冲驱动中断程序运行，锁相算法每 0.000 1s 运行一次。软件中运算变量数据调制在载频为 150kHz 的 PWM 波向 GPIO 口输出，外接截止频率 600Hz 低通 RC 滤波后，实时观测。SOGI 应用式（7）～式（9）实现。对于三角函数运算，软件中加入经 TI 公司优化后的浮点运算库，直接调用实时计算。对于积分运算，采用后向欧拉方法实现离散化，为了减小高速运算中的累计误差，PI 采用增量式结构。

图 9 给出了不平衡实验测试结果，图 10 给出了谐波实验测试结果，输入与仿真相同。从检测偏差曲线可以看出，在这两种故障状况下，由于 SOGI 的滤波作用，系统均能成功跟踪基波分量，且与数字仿真结果十分切合。

7 结论

环内应用 SIGO 检波不平衡锁相 SRF-PLL 方法，能准确跟踪正序分量的相位，检测精度高：

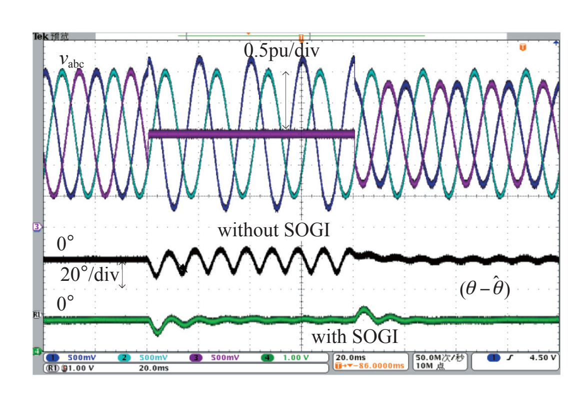


图 9 电网电压不平衡实验波形

Fig.9 Experimental results of unbalanced input

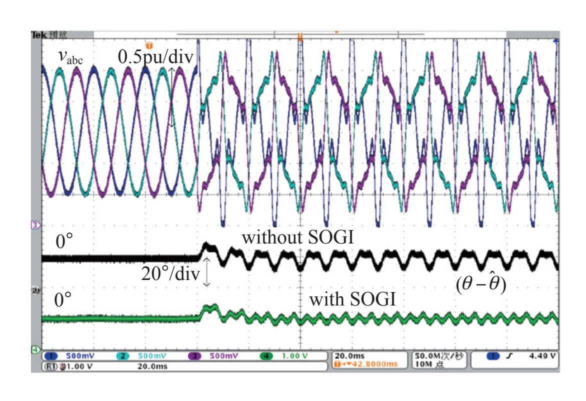


图 10 电网电压谐波实验波形

Fig.10 Experimental results of distorted input

（1）三相电压不平衡时，SRF-PLL 鉴相器中的二倍频扰动，是导致正序分量相位检测稳态误差的原因。

（2）当 ω_o 取值为二倍基频后，SIGO 检波的动态性能依赖于参数 k，较小的 k 值可获得低频分量和高频分量的强衰减，间接使该方法在输入电压谐波污染状况下，较之于 SRF-PLL，减小相位检测稳态误差。

（3）电网电压频率发生波动时，利用 SRF-PLL 的频率检测值前馈，使得 SIGO 检波自适应频率变化。

（4）环路滤波器采用 PI 形式时，系统阻尼比和无阻尼自然频率的取值利用二阶最佳原则整定，在较宽范围内平衡稳定性与快速性。

（5）SIGO 检波易于数字化实现，只需少量额外乘法和加法运算，采用高速 DSP 实现，运算负荷小，不影响实时性。

参考文献

[1] 程汉湘，聂一雄．柔性交流输电系统 [M]．北京：机械工业出版社，2013．

[2] 龚锦霞，解大，张延迟．三相数字锁相环的原理

及性能 [J]．电工技术学报，2009，24(10)：94-99．
Gong Jinxia, Xie Da, Zhang Yanchi. Principle and performance of the three-phase digital phase-locked loop[J]. Transactions of China Electrotechnical Society, 2009, 24(10): 94-99.

[3] 吉正华，韦芬卿，杨海英．基于 dq 变换的三相软件锁相环设计 [J]．电力自动化设备，2011，31(4)：69-73．
Ji Zhenghua, Wei Fenqing, Yang Haiying. Three-phase software phase-locked loop based on dq reference frame[J]. Electric Power Automation Equipment, 2011, 31(4): 69-73.

[4] Chung S. A phase tracking system for three phase utility interface inverters[J]. IEEE Transactions on Power Electronics, 2000, 15(3): 431-438.

[5] Golestan S, Guerrero J M, Vasquez J C, et al. Three-phase PLLs: a review of recent advances[J]. IEEE Transactions on Power Electronics, 2017, 32(3): 1894-1907.

[6] Mihai Ciobotaru, Remus Teodorescu, Frede Blaabjerg. A new single-phase pll structure based on second order generalized integrator[C]. IEEE Power Electronics Specialists Conference, Jeju, South Korea, 2006: 1-6.

[7] Rodriguez F J, Bueno E, Aredes M, et al. Discrete-time implementation of second order generalized integrators for grid converters[C]. Conference of the IEEE Industrial Electronics Society, 2008: 176-181.

[8] 胡寿松．自动控制原理 [M]．北京：科学出版社，2001．

[9] 谢门喜，朱灿焰，杨勇，等．基于陷波滤波器的不平衡电网电压同步方法 [J]．电力电子技术，2015，49(11)：51-52．
Xie Menxi, Zhu Canyan, Yang yong, et al. SRF-PLL with notch filter under unbalance three-phase systems[J]. Power Electronics, 2015, 49(11): 51-52.